



Escuela Técnica Superior de  
Ingeniería de Telecomunicación

UPCT



GUÍA DOCENTE DE LA ASIGNATURA:

**ARQUITECTURAS HARDWARE DE COMUNICACIONES  
(HARDWARE ARCHITECTURES FOR TELECOMMUNICATION  
SYSTEMS)**

**Titulación/es: Grado en Ingeniería Telemática**

CSV:	yTXtwv39EmAZv3QywV8hqF60Z	Fecha:	16/01/2019 12:58:12	
Normativa:	Este documento es copia auténtica imprimible de un documento administrativo firmado electrónicamente y archivado por la Universidad Politécnica de Cartagena.			
Firmado Por:	Universidad Politécnica de Cartagena - Q8050013E			
Url Validación:	<a href="https://validador.upct.es/csv/yTXtwv39EmAZv3QywV8hqF60Z">https://validador.upct.es/csv/yTXtwv39EmAZv3QywV8hqF60Z</a>	Página:	1/13	

## 1. Datos de la asignatura

<b>Nombre</b>	Arquitecturas Hardware de Comunicaciones				
<b>Materia*</b>	Arquitecturas Hardware de Comunicaciones				
<b>Módulo*</b>	Materias Obligatorias del Grado				
<b>Código</b>	505104005				
<b>Titulación</b>	Grado en Ingeniería Telemática				
<b>Plan de estudios</b>	2010				
<b>Centro</b>	Escuela Técnica Superior de Ingeniería de Telecomunicación				
<b>Tipo</b>	Obligatoria				
<b>Periodo lectivo</b>	Cuatrimestral	<b>Cuatrimestre</b>	C1	<b>Curso</b>	4º
<b>Idioma</b>	Castellano				
<b>ECTS</b>	6	<b>Horas / ECTS</b>	30	<b>Carga total de trabajo (horas)</b>	180

\* Todos los términos marcados con un asterisco que aparecen en este documento están definidos en *Referencias para la actividad docente en la UPCT y Glosario de términos*:  
<http://repositorio.bib.upct.es/dspace/bitstream/10317/3330/1/isbn8469531360.pdf>

## 2. Datos del profesorado

<b>Profesor Responsable</b>	Javier Garrigós Guerrero		
<b>Departamento</b>	Electrónica, Tecnología de Computadoras y Proyectos		
<b>Área de conocimiento</b>	Arquitectura y Tecnología de Computadores		
<b>Ubicación del despacho</b>	Despacho 9, 2ª planta ETSIT		
<b>Teléfono</b>	968 32 6461	<b>Fax</b>	968 32 6400
<b>Correo electrónico</b>	javier.garrigos@upct.es		
<b>URL / WEB</b>	<a href="http://www.detcp.upct.es/Personal/personal.html">www.detcp.upct.es/Personal/personal.html</a>		
<b>Horario de atención / Tutorías</b>	<a href="http://www.detcp.upct.es/tutorias/tutorias.htm">www.detcp.upct.es/tutorias/tutorias.htm</a>		
<b>Ubicación durante las tutorías</b>	Despacho 9, 2ª planta ETSIT		

<b>Titulación</b>	Ingeniero Industrial, Esp. Electrónica y Automática, 1995. Doctor por la Universidad Politécnica de Cartagena, 2002.
<b>Vinculación con la UPCT</b>	Profesor Titular de Universidad, 2008.
<b>Año de ingreso en la UPCT</b>	1997
<b>Nº de quinquenios (si procede)</b>	3
<b>Líneas de investigación (si procede)</b>	Arquitectura y diseño de Sistemas Computerizados, Arquitecturas hardware para Soft-Computing, procesadores de propósito específico, SoC, Codiseño H/S, Arquitecturas electrónicas reprogramables.
<b>Nº de sexenios (si procede)</b>	2
<b>Experiencia profesional (si procede)</b>	<a href="http://es.linkedin.com/pub/javier-garrigos-guerrero/2b/2a0/222">http://es.linkedin.com/pub/javier-garrigos-guerrero/2b/2a0/222</a>
<b>Otros temas de interés</b>	

<b>Profesor</b>	José Javier Martínez Álvarez		
<b>Departamento</b>	Electrónica, Tecnología de Computadoras y Proyectos		
<b>Área de conocimiento</b>	Arquitectura y Tecnología de Computadores		
<b>Ubicación del despacho</b>	Despacho 15, 2ª planta ETSIT		
<b>Teléfono</b>	968 32 6462	<b>Fax</b>	968 32 6400
<b>Correo electrónico</b>	jjavier.martinez@upct.es		
<b>URL / WEB</b>	<a href="http://www.detcp.upct.es/Personal/personal.html">www.detcp.upct.es/Personal/personal.html</a>		

<b>Horario de atención / Tutorías</b>	<a href="http://www.detcp.upct.es/tutorias/tutorias.htm">www.detcp.upct.es/tutorias/tutorias.htm</a>
<b>Ubicación durante las tutorías</b>	Despacho 15, 2ª planta ETSIT

<b>Titulación</b>	Doctor por la UPCT
<b>Vinculación con la UPCT</b>	Profesor contratado doctor
<b>Año de ingreso en la UPCT</b>	
<b>Nº de quinquenios (si procede)</b>	
<b>Líneas de investigación (si procede)</b>	Grupo de investigación: Diseño Electrónico y Técnicas de Tratamiento de señal
<b>Nº de sexenios (si procede)</b>	
<b>Experiencia profesional (si procede)</b>	1 año en el Centro Regional para el Desarrollo de las Telecomunicaciones de Valladolid.
<b>Otros temas de interés</b>	

### 3. Descripción de la asignatura

#### 3.1. Descripción general de la asignatura

La asignatura desarrolla conocimientos específicos para el desarrollo de arquitecturas de cómputo para sistemas empotrados y de comunicaciones, en el marco de los Sistemas en un Chip (SoC) y las Redes en un Chip (NoC).

#### 3.2. Aportación de la asignatura al ejercicio profesional

Uno de los pilares sobre los que se asientan las Telecomunicaciones viene determinado por la circuitería electrónica que permite la comunicación entre los sistemas y las redes. Las mejoras en prestaciones de los últimos años requieren nuevas metodologías de diseño y técnicas más eficientes que permitan desarrollar los complejos sistemas electrónicos para comunicar los nodos de forma adecuada. Esta asignatura cubre el desarrollo de arquitecturas de cómputo de aplicación específica para sistemas empotrados y de comunicaciones, como los procesadores de red (network processors) o de protocolos (protocol processors).

#### 3.3. Relación con otras asignaturas del plan de estudios

La asignatura desarrolla los conocimientos previos adquiridos en las asignaturas: Fundamentos de Computadoras y Sistemas Digitales Basados en Microprocesadores.

#### 3.4. Incompatibilidades de la asignatura definidas en el plan de estudios

No se contemplan.

#### 3.5. Recomendaciones para cursar la asignatura

Son recomendables conocimientos previos de fundamentos de computadoras, electrónica digital y microprocesadores.

#### 3.6. Medidas especiales previstas

Los estudiantes con algún tipo de discapacidad que pueda afectarles en el desarrollo de la asignatura deberán comunicarlo al profesor responsable al comienzo del curso.

Los estudiantes que por algún tipo de incompatibilidad justificada no puedan asistir a las sesiones programadas de asistencia obligatoria deben comunicárselo al profesor responsable al comienzo de curso.

## 4. Competencias y resultados del aprendizaje

### 4.1. Competencias básicas\* del plan de estudios asociadas a la asignatura

No se especifican.

### 4.2. Competencias generales del plan de estudios asociadas a la asignatura

CG3 - Conocimiento de materias básicas y tecnologías, que le capacite para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.

### 4.3. Competencias específicas\* del plan de estudios asociadas a la asignatura

T1. Capacidad de construir, explotar y gestionar las redes, servicios, procesos y aplicaciones de telecomunicaciones, entendidas estas como sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los servicios telemáticos.

T4. Capacidad de describir, programar, validar y optimizar protocolos e interfaces de comunicación en los diferentes niveles de una arquitectura de redes.

### 4.4. Competencias transversales del plan de estudios asociadas a la asignatura

TR2 - Trabajar en equipo

TR3 - Aprender de forma autónoma

### 4.5. Resultados\*\* del aprendizaje de la asignatura

1. Desarrollar la habilidad de diseñar arquitecturas de cómputo de aplicación específica, fundamentalmente para aplicaciones en sistemas empujados, móviles y de comunicaciones.
2. Desarrollar la habilidad de saber seleccionar y utilizar las diferentes tecnologías de circuitos integrados más adecuadas para la implementación de una arquitectura de cómputo: ASICs, dispositivos programables, microcontroladores, DSPs.
3. Desarrollar la habilidad de análisis de requisitos y prestaciones de un sistema de cómputo, atendiendo a diferentes criterios, como capacidad de cómputo, consumo, comunicaciones, tamaño, o coste.
4. Desarrollar la habilidad de implementar sistemas microelectrónicos complejos, utilizando técnicas de codiseño hardware/software, herramientas de diseño electrónico y lenguajes (VHDL, ensamblador, C,...) más adecuados disponibles.
5. Desarrollar la habilidad de diseñar sistemas basados en cores IP (sistemas y redes en un chip), y periféricos de aplicación específica que utilicen estándares usuales de comunicaciones con otros dispositivos: controladores de memoria DDRSDRAM, flash, Ethernet, I2C, SPI, RS-232, etc.

**\*\* Véase también la *Guía de apoyo para la redacción, puesta en práctica y evaluación de los resultados del aprendizaje*, de ANECA:**

[http://www.aneca.es/content/download/12765/158329/file/learningoutcomes\\_v02.pdf](http://www.aneca.es/content/download/12765/158329/file/learningoutcomes_v02.pdf)

CSV:	yTXtwv39EmAZv3QywV8hqF60Z	Fecha:	16/01/2019 12:58:12	
Normativa:	Este documento es copia auténtica imprimible de un documento administrativo firmado electrónicamente y archivado por la Universidad Politécnica de Cartagena.			
Firmado Por:	Universidad Politécnica de Cartagena - Q8050013E			
Url Validación:	<a href="https://validador.upct.es/csv/yTXtwv39EmAZv3QywV8hqF60Z">https://validador.upct.es/csv/yTXtwv39EmAZv3QywV8hqF60Z</a>	Página:	6/13	

## 5. Contenidos

### 5.1. Contenidos del plan de estudios asociados a la asignatura

Arquitecturas de cómputo avanzadas. Sistemas de Entrada/Salida. Interfaces de alta velocidad. Diseño mediante dispositivos reconfigurables. Evaluación del rendimiento.

### 5.2. Programa de teoría (unidades didácticas y temas)

#### Bloque I.- Sistemas en un Chip.

- 1.1. Sistemas Empotrados. Definición, tipos y características
- 1.2. Sistemas en un Chip. Definición, tipos y características
- 1.3. Tecnologías de dispositivos ASICs
- 1.4. Tecnologías de dispositivos programables

#### Bloque III.- Arquitecturas de cómputo de Aplicación Específica. Sistemas empotrados

- 2.1. Lenguajes de Transferencia de Registros. Diagramas ASM
- 2.2. Diseño de Unidades de Control
- 2.3. Diseño de Rutas de Datos dedicadas y genéricas
- 2.4. Diseño de microprocesadores dedicados y de propósito general

#### Bloque IV.- Metodologías de codiseño Software/Hardware. Diseño basado en cores

- 3.1. Herramientas de codiseño software/hardware y diseño ESL
- 3.2. Diseño basado en cores y módulos IP para sistemas y redes en un chip
- 3.3. Interfases y periféricos de comunicaciones de propósito general
- 3.4. Interfases y periféricos dedicados

#### Bloque V.- Introducción al paralelismo y análisis de prestaciones

- 4.1. Paralelismo implícito y explícito. Tipos de arquitecturas paralelas
- 4.2. Introducción al análisis de prestaciones

### 5.3. Programa de prácticas (nombre y descripción de cada práctica)

#### Práctica 1.- Diseño, simulación y síntesis de un Sistema Digital dedicado.

Se desarrollará la arquitectura un componente básico para procesamiento digital de señal

**Entregable 1.1.** Se requiere entregar un informe con los resultados obtenidos.

#### Práctica 2.- Diseño de una arquitectura de aplicación específica basada en microprocesador.

Se implementará un sistema de cómputo sencillo pero completo basado en microprocesador de 8 bits. Tanto el procesador como sus periféricos serán diseñados total o parcialmente por los estudiantes.

**Entregable 2.1.** Se requiere entregar un informe con los resultados obtenidos.

### Práctica 3.- Diseño de un SoC basado en cores de microprocesador y módulos IP.

Se implementará una arquitectura de cómputo compleja con microprocesador de 32bits basada en cores prediseñados, a los que se podrán añadir cores implementados por los estudiantes.

**Entregable 3.1.** Se requiere entregar un informe con los resultados obtenidos.

## Prevención de riesgos

La Universidad Politécnica de Cartagena considera como uno de sus principios básicos y objetivos fundamentales la promoción de la mejora continua de las condiciones de trabajo y estudio de toda la Comunidad Universitaria.

Este compromiso con la prevención y las responsabilidades que se derivan atañe a todos los niveles que integran la Universidad: órganos de gobierno, equipo de dirección, personal docente e investigador, personal de administración y servicios y estudiantes.

El Servicio de Prevención de Riesgos Laborales de la UPCT ha elaborado un "Manual de acogida al estudiante en materia de prevención de riesgos" que puedes encontrar en el Aula Virtual, y en el que encontraras instrucciones y recomendaciones acerca de cómo actuar de forma correcta, desde el punto de vista de la prevención (seguridad, ergonomía, etc.), cuando desarrolles cualquier tipo de actividad en la Universidad. También encontrarás recomendaciones sobre cómo proceder en caso de emergencia o que se produzca algún incidente.

En especial, cuando realices prácticas docentes en laboratorios, talleres o trabajo de campo, debes seguir todas las instrucciones del profesorado, que es la persona responsable de tu seguridad y salud durante su realización. Consúltale todas las dudas que te surjan y no pongas en riesgo tu seguridad ni la de tus compañeros.

## 5.4. Programa de teoría en inglés (unidades didácticas y temas)

One of the pillars of Telecommunications is the electronic circuitry that allows the communication between systems and networks. The improvements in performance in the last years require methodologies and techniques that allow designing high performance electronic systems to communicate nodes adequately. This subject reviews the development of application-specific computing architectures for embedded and communication systems, such as network and protocol processors.

### Part I.- Systems on a Chip.

- 1.1. Embedded systems. Definition, types and characteristics.
- 1.2. Systems on a Chip. Definition, types and characteristics.
- 1.3. ASIC technologies
- 1.4. Programmable devices technologies

### Part II.- Application-specific computing architectures. Embedded systems.

- 2.1. Register-Transfer-Level Languages and ASM diagrams
- 2.2. Design of Control Units
- 2.3. Design of dedicated and generic data-paths
- 2.4. Design of dedicated and general-purpose microprocessors

### Part III.- HW/SW co-design methodologies and IP core based design

- 3.1. ESL tools and WH/SW co-design

CSV:	yTXtwv39EmAZv3QywV8hqF60Z	Fecha:	16/01/2019 12:58:12	
Normativa:	Este documento es copia auténtica imprimible de un documento administrativo firmado electrónicamente y archivado por la Universidad Politécnica de Cartagena.			
Firmado Por:	Universidad Politécnica de Cartagena - Q8050013E			
Url Validación:	https://validador.upct.es/csv/yTXtwv39EmAZv3QywV8hqF60Z	Página:	8/13	

- 3.2. IP based design for SoCs and NoCs
- 3.3. General purpose Interfaces and peripherals
- 3.4. Dedicated interfaces and peripherals

#### Part IV.- Introduction to parallelism and performance analysis

- 4.1. Implicit vs. explicit parallelism. Types of parallel architectures
- 4.2. Introduction to the performance analysis

#### LABORATORY

- I. **Lab 1.-** Design, simulation and synthesis of complex digital systems
  - II. **Lab 2.-** Design of a dedicated microprocessor-based architecture
  - III. **Lab 3.-** Design of a SoC using available microprocessor and peripheral IP cores
- A lab report is required for every lab.

### 5.5. Objetivos del aprendizaje detallados por unidades didácticas

Los objetivos de las diferentes unidades didácticas son los siguientes:

#### Bloque I.- Sistemas en un Chip.

- Saber seleccionar y utilizar las diferentes tecnologías de circuitos integrados más adecuadas para la implementación de una arquitectura de cómputo: ASICs, dispositivos programables, microcontroladores, DSPs.
- Conocer los procesos y etapas básicos en el diseño de circuitos integrados.
- Conocer la arquitectura de las plataformas de cómputo basadas en SoCs actuales en diferentes ámbitos: telefonía, comunicaciones, etc.

#### Bloque II.- Arquitecturas de cómputo de Aplicación Específica. Sistemas empotrados

- Operar con dispositivos lógicos programables.
- Aprender a diseñar componentes/subsistemas digitales utilizando lenguajes de descripción hardware.
- Desarrollar la habilidad de implementar sistemas microelectrónicos complejos, utilizando técnicas de codiseño hardware/software, herramientas y lenguajes (VHDL, ensamblador, C,...) más adecuados disponibles.

#### Bloque III.- Metodologías de codiseño Software/Hardware. Diseño basado en cores

- Conocer las diferentes metodologías de diseño electrónico.
- Saber utilizar dispositivos lógicos programables para la implementación de SoCs, integrando microprocesadores y componentes de catálogo junto con subsistemas de diseño propio que utilicen estándares usuales de comunicaciones con otros dispositivos: controladores de memoria, Ethernet, I2C, SPI, RS-232, etc.

#### Bloque IV.- Introducción al paralelismo y análisis de prestaciones

- Desarrollar la habilidad de analizar requisitos y prestaciones de un sistema de cómputo, atendiendo a diferentes criterios, como capacidad de cómputo, consumo, comunicaciones, tamaño, o coste.

## 6. Metodología docente

6.1. Metodología docente*			
Actividad*	Técnicas docentes	Trabajo del estudiante	Horas
Clase de teoría	Se empleará la clase magistral participativa y la exposición de transparencias como método principal de transmisión de los conocimientos y de adquisición de las competencias y capacidades.	Presencial: (P1)	17
		No presencial: (NP1)	24
Resolución de ejercicios y casos prácticos	El profesor resolverá, con la participación de los alumnos, ejercicios y problemas prácticos.	Presencial: (P1)	12
		No presencial: (NP2)	36
Prácticas de laboratorio	El profesor presentará el trabajo a realizar. Posteriormente los alumnos realizarán la práctica, mientras el profesor resuelve las dudas planteadas.	Presencial: (P3)	25
		No presencial: (NP1)	36
Presentación de trabajos ante el profesor	El profesor propondrá trabajos específicos relacionados con la asignatura.	Presencial: (P5)	3
		No presencial: (NP2)	9
Realización de pruebas de evaluación	Prueba de evaluación escrita.	Presencial: (P6)	3
		No presencial: (NP1)	15
			<b>180</b>

## 6.2. Resultados (4.5) / actividades formativas (6.1)

Actividades formativas (6.1)	Resultados del aprendizaje (4.5)				
	1	2	3	4	5
Clase de teoría	X	X	X		
Resolución de ejercicios y casos prácticos	X	X	X	X	X
Prácticas de laboratorio			X	X	X
Asistencia de conferencias, seminarios, visitas guiadas	X				
Presentación de trabajos ante el profesor				X	X

## 7. Metodología de evaluación

### 7.1. Metodología de evaluación\*

Actividad	Tipo		Sistema y criterios de evaluación*	Peso (%)	Resultados (4.5) evaluados
	Sumativa*	Formativa*			
Prueba escrita: teoría y problemas	X		Examen escrito de N cuestiones cortas sobre los contenidos explicados en teoría y N problemas del mismo tipo de los resueltos en clase	50%	1-5
Entregables de trabajo de laboratorio	X	X	La asistencia a las prácticas de laboratorio es obligatoria. Los estudiantes deberán entregar un informe con los resultados de cada práctica en los plazos establecidos, según un proceso de evaluación continua. Se podrá contemplar una entrevista con los estudiantes sobre la práctica	40%	1-5
Entregables de trabajos específicos	X	X	Los trabajos específicos (optativos) contarán como prácticas adicionales.	10%	1-5
<b>Comentarios adicionales:</b> <ul style="list-style-type: none"> <li>- Para aprobar la asignatura será necesario tener un nivel mínimo en cada una de los conceptos en evaluación, que se definirá al comienzo de la asignatura.</li> </ul>					

Tal como prevé el artículo 5.4 del *Reglamento de las pruebas de evaluación de los títulos oficiales de grado y de máster con atribuciones profesionales* de la UPCT, el estudiante en el que se den las circunstancias especiales recogidas en el Reglamento, y previa solicitud justificada al Departamento y admitida por este, tendrá derecho a una prueba global de evaluación. Esto no le exime de realizar los trabajos obligatorios que estén recogidos en la guía docente de la asignatura.

### 7.2. Mecanismos de control y seguimiento (opcional)

## 8 Bibliografía y recursos

### 8.1. Bibliografía básica\*

- Síntesis de Sistemas Digitales con VHDL. F. Javier Garrigós Guerrero, F. Javier Toledo Moreo, J. Javier Martínez Álvarez, UPCT. 2000.
- Sistemas Digitales. Antonio Lloris Ruiz et al. McGraw-Hill Interamericana de España. 2003.
- Digital Logic and Microprocessor Design with VHDL. Enoch O. Hwnag. Thomson 2006.
- Jari Nurmi; Processor Design: System-On-Chip Computing for ASICs and FPGAs. Springer; 1 edition (June 28, 2007). ISBN-13: 978-1402055294.
- Grant Martin, Brian Bailey, Andrew Piziali; ESL Design and Verification: A Prescription for Electronic System Level Methodology (Systems on Silicon). Morgan Kaufmann (March 9, 2007). ISBN-13: 978-0123735515.
- Dennis Silage; Embedded Design Using Programmable Gate Arrays. Bookstand Publishing (February 25, 2008). ISBN-13: 978-1589094864
- Embedded Systems Design with Platform FPGAs: Principles and Practices. 2010. <http://www.elsevierdirect.com/v2/companion.jsp?ISBN=9780123743336>

### 8.2. Bibliografía complementaria\*

- Luca Benini, Giovanni De Micheli; Networks on chips: technology and tools. Academic Press, 2006. ISBN : 0123705215, 9780123705211.
- Rochit Rajsuman; System-On-A-Chip: Design and Test. Artech House. June 2000. ISBN-13: 978-1580531078.
- Sistemas Digitales: Principios y aplicaciones. Tocci, Ronald J.; Widmer, Neal S.. Prentice Hall. 2003.
- Electrónica Fundamental. Angulo, J.M. Paraninfo. 1990.
- Introducción al Diseño Lógico Digital. John P. Hayes. Addison-Wesley Iberoamericana. 1996.
- Fundamentos de Sistemas Digitales. Floyd, Thomas L. Prentice Hall. 2000.

### 8.3. Recursos en red y otros recursos

- Aula Virtual (<http://moodle.upct.es>)
- [www.xilinx.com](http://www.xilinx.com), [www.digilentinc.com](http://www.digilentinc.com).
- Manuales de las herramientas de diseño empleadas en prácticas